

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-243995
 (43)Date of publication of application : 19.09.1997

(51)Int.Cl. G02F 1/133
 G02F 1/136
 G09G 3/36

(21)Application number : 08-053554
 (22)Date of filing : 11.03.1996

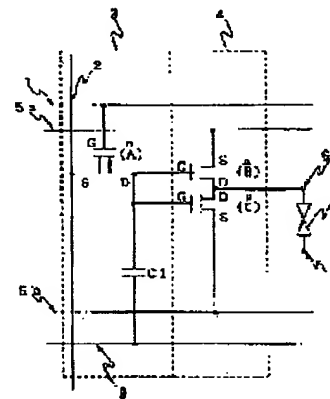
(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD
 (72)Inventor : KAWAMURA TETSUYA

(54) ACTIVE MATRIX ARRAY, LIQUID CRYSTAL DISPLAY DEVICE AND ITS DRIVE METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To contribute to low power consumption in a liquid crystal display system using a TFT or a computer system such as a personal portable terminal (PDA), etc., using it.

SOLUTION: A latch circuit 3 storing an image data signal and a drive signal generation circuit 4 driving a liquid crystal 8 based on the image data signal stored in the latch circuit 3 are provided answering to each of plural pixels arranged in matrix. Further, a set of a scanning line, a data signal line, the latch circuit, the drive signal generation circuit and a pixel electrode is made a sub-pixel, and each pixel is constituted of plural sub-pixels, and an area ratio of the pixel electrode of each sub-pixel is changed nearly twice each.



LEGAL STATUS

[Date of request for examination] 27.07.1999
 [Date of sending the examiner's decision of rejection] 25.07.2001
 [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]
 [Date of final disposal for application]
 [Patent number]
 [Date of registration]
 [Number of appeal against examiner's decision of rejection]
 [Date of requesting appeal against examiner's decision of rejection]
 [Date of extinction of right]

Japanese Publication for Unexamined Patent Application

No. 243995/1997 (Tokukaihei 9-243995)

A. Relevance of the above-identified Document

The following is a partial English translation of exemplary portions of non-English language information that may be relevant to the issue of patentability of the claims of the present application.

B. Translation of the Relevant Passages of the Document

See the attached English Abstract.

[DETAILED DESCRIPTION OF THE INVENTION]

[MEANS TO SOLVE THE PROBLEMS]

[0007]

LCDs have such an excellent property that their power consumption is significantly lower than CRT monitors. This is a reason why LCDs are widely used in notebook personal computers and the like. However, in applications in which it is difficult to use commercial power supply, such as applications in which portability is required, further reduction in power consumption is desirable. For example, because LCDs using TFT are excellent in display quality, it is desirable to provide an LCD using TFT to a personal digital assistance (PDA), or a portable multimedia terminal in which a PDA and telephone function, television function, or the like is

FROM HARAKENZO PAT.

2006年 9月 5日(火) 16:35/審判16:31/文書番号4807405572 P 21

page 2

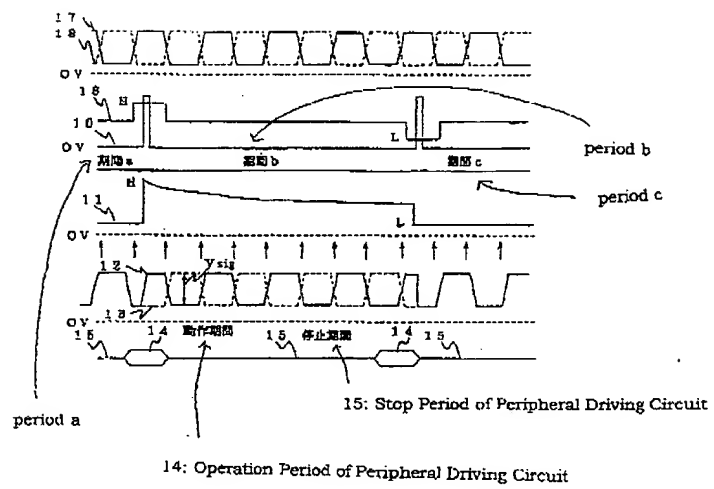
Tokukaihei 09-243995

combined.

(6)

特開平9-243995

FIG. 2



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-243995

(43) 公開日 平成9年(1997)9月19日

(51) IntCl ⁴	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F 1/133	5 5 0		G 0 2 F 1/133	5 5 0
	1/136	5 0 0		1/136
G 0 9 G 3/38			G 0 9 G 3/38	5 0 0

審査請求 未請求 請求項の数10 O L (全 7 頁)

(21) 出願番号 特願平8-53554
 (22) 出願日 平成8年(1996)3月11日

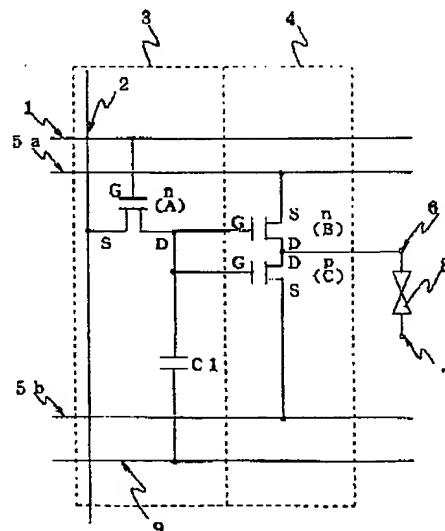
(71) 出願人 000005821
 松下電器産業株式会社
 大阪府門真市大字門真1006番地
 (72) 発明者 川村 哲也
 大阪府門真市大字門真1006番地 松下電器
 産業株式会社内
 (74) 代理人 弁理士 池内 寛幸 (外1名)

(54) 【発明の名称】 アクティブマトリクスアレイと液晶表示装置及びその駆動方法

(57) 【要約】

【課題】 TFTを用いた液晶表示システム又はこれを用いたPDA等のコンピュータシステムの低消費電力化に寄与することができるアクティブマトリクスアレイと液晶表示装置、及びその駆動方法を提供する。

【解決手段】 マトリクス状に配置された複数の画素のそれぞれに対応させて、画像データ信号を記憶するラッチ回路3と、そのラッチ回路3に記憶された画像データ信号に基づいて液晶8を駆動する駆動信号を発生する駆動信号発生回路4とを設ける。さらに、走査線とデータ信号線とラッチ回路と駆動信号発生回路と画素電極の組を一つのサブ画素とし、各画素を複数のサブ画素で構成し、各サブ画素の画素電極の面積比をほぼ2倍ずつ変化させる。



(2)

特開平9-243995

【特許請求の範囲】

【請求項1】マトリックス状に配置された複数の画素のそれぞれに対応させて、画像データ信号を記憶するラッチ回路と、そのラッチ回路に記憶された画像データ信号に基づいて液晶を駆動する駆動信号を発生する駆動信号発生回路とを設けたことを特徴とするアクティブマトリックスアレイ。

【請求項2】走査線とデータ信号線と前記ラッチ回路と前記駆動信号発生回路と画素電極との組を一つのサブ画素とし、各画素を複数のサブ画素で構成し、各サブ画素の画素電極の面積比をほぼ2倍ずつ変化させた請求項1記載のアクティブマトリックスアレイ。

【請求項3】前記ラッチ回路は、薄膜トランジスタ(A)と静電容量成分とで構成され、前記薄膜トランジスタ(A)のゲート電極は横配線である走査線に接続され、前記薄膜トランジスタ(A)のソース電極は縦配線であるデータ信号線に接続され、前記薄膜トランジスタ(A)のドレイン電極は前記静電容量成分と前記駆動信号発生回路とに接続されている請求項1又は2記載のアクティブマトリックスアレイ。

【請求項4】前記駆動信号発生回路はnチャンネルの薄膜トランジスタ(B)及びpチャンネルの薄膜トランジスタ(C)で構成され、これらの薄膜トランジスタ(B)及び(C)のゲート電極は前記ラッチ回路の薄膜トランジスタ(A)のドレイン電極に接続され、前記薄膜トランジスタ(B)及び(C)のドレイン電極は画素電極に接続され、前記薄膜トランジスタ(B)のソース電極は第1の制御信号線に接続され、前記薄膜トランジスタ(C)のソース電極は第2の制御信号線に接続されている請求項3記載のアクティブマトリックスアレイ。

【請求項5】前記各画素に設けられたラッチ回路及び駆動信号発生回路がガラス基板上に形成されたポリシリコン薄膜トランジスタ回路で形成されている請求項1記載のアクティブマトリックスアレイ。

【請求項6】請求項1記載のアクティブマトリックスアレイを用いた液晶表示装置。

【請求項7】画素電極が反射電極であることを特徴とする反射型の請求項6記載の液晶表示装置。

【請求項8】請求項6記載の液晶表示装置を駆動する方法であって、各画素に設けられたラッチ回路に画像データ信号を記憶し、その記憶された画像データに基づいて、所定の周期で極性が反転する駆動信号を駆動信号発生回路によって複数回連続して発生することを特徴とする液晶表示装置の駆動方法。

【請求項9】請求項4記載のアクティブマトリックスアレイを用いた液晶表示装置を駆動する方法であって、データ信号線にHレベル又はLレベルの画像データ信号を与え、第1及び第2の制御信号線のいずれか一方に明表示の信号を、他方に暗表示の信号をそれぞれ与え、薄膜トランジスタ(A)のゲート電極に接続された走査線

に選択パルスを加加することによって前記画像データ信号をラッチ回路に記憶させ、その結果、記憶された画像データ信号に応じてnチャンネル薄膜トランジスタ

(B)及びpチャンネル薄膜トランジスタ(C)のいずれか一方がオン状態に、他方がオフ状態になり、前記走査線に次の選択パルスが印加されるまでの期間は第1及び第2の制御信号線のいずれか一方の信号が画素電極に書き込まれる請求項8記載の液晶表示装置の駆動方法。

【請求項10】請求項9記載の液晶表示装置の駆動方法を適用するため周辺回路を画素部と同時にポリシリコン薄膜トランジスタで形成した請求項1記載のアクティブマトリックスアレイ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は薄膜トランジスタ(以下TFTと略す)を用いたアクティブマトリックスアレイとこれを用いた液晶表示装置及びその駆動方法に関する。

【0002】

【従来の技術】TFTを用いた液晶表示装置は高画質の画像表示が可能なフラットパネルディスプレイとして、現在ではノートパソコン、カーナビゲーションシステム、TVモニタ、計測機器、その他の情報機器など広い分野で使われるようになった。図6は従来のTFTを用いた液晶表示装置の要部の回路図である。画面部100には画素101がマトリックス状に配置され、各画素は縦横に形成された走査線(横配線)102とデータ信号線(縦配線)103とに接続されている。周辺駆動回路である走査回路104とデータ信号回路105とが設けられ、走査線102が走査回路104に、データ信号線103がデータ信号回路105に、それぞれ接続されている。さらに、各画素101に備えられた付加容量の固定電位側の共通配線106と、その接続回路107が設けられている。但し、付加容量の共通配線及び接続回路を別途設けなくて、前段の走査線を兼用する構成のものもある。液晶表示装置の用途によって画素の数は様々であるが、数万画素の少ないものから300万画素を超える大容量のものまで商品化されている。

【0003】図7は一つの画素101の回路図である。画素トランジスタ(この図の場合nチャンネルTFT)110のゲートが走査線102に接続され、ドレイン又はソースがデータ信号線103又は画素電極111に接続されている。この画素電極111と対向電極112との間に、配向処理されたTN液晶等の液晶層113が挟持され、これに偏光板等を組み合わせて液晶表示が可能になる。コンデンサ114は画像信号の保持時間をかせぐ付加容量である。

【0004】以上の構成のうち、対向電極と液晶層を除いた部分がアクティブマトリックスアレイとしてガラス基板上に形成されている。なお、ポリシリコン薄膜トラ

(3)

特開平9-243995

ンジスタを使って、走査回路104とデータ信号回路105を同じガラス基板上に作成する場合もある(周辺駆動回路内蔵型アクティブマトリックスアレイ)。

【0005】図8は従来のTFTを用いた液晶表示装置の駆動波形の模式図である。画面内のある一つの画素に着目して、その駆動波形を示したものである。120は走査線102に印加された走査信号であり、121はデータ信号線103に印加された駆動信号であり、122は対向電極112の電位(対向電極電位)である。走査信号120が正のパルスに立ち上がったタイミングで画素トランジスタ110がオン状態となり、画素電極に駆動信号が書き込まれ、画素電極電位123が画素電極に出現する。このとき液晶層113には電圧 V_{sig} が印加されることになる。

【0006】走査信号120の正パルス期間の終了に伴って画素トランジスタ110がオフ状態になると、 V_{sig} はリーク電流や液晶層の誘電緩和などによって時間とともに徐々に減衰する。図8の場合、期間aで明状態、期間bで暗状態、期間cで明状態(偏光板の使い方での明暗の反転可能)となるように駆動している。この間、周辺駆動回路(走査回路104、データ信号回路105等)は常に動作していることになる。以上に説明したTFTを用いた液晶表示装置の詳細については、例えば「フラットパネルディスプレイ'91」(日経BP社、1990年11月26日発行)の80~96頁、その他、多くの雑誌や論文誌で紹介されている。

【0007】

【発明が解決しようとする課題】液晶表示装置は、CRTモニターと比較して消費電力が格段に少ないことも優れた特徴の一つであり、ノートパソコン等で広く使用されている大きな理由である。しかしながら特に携帯性が要求される用途など、商用電源を使うことが困難な用途では、さらなる低消費電力化が望まれている。たとえばTFTを用いた液晶表示装置は高画質であることから、パーソナル携帯端末(PDA)や、これに電話機能、TV機能等を組み合わせた携帯型のマルチメディア端末に、TFTを用いた液晶表示装置を搭載することが期待される。

【0008】ところが、従来のTFTを用いた液晶表示装置ではバックライトを用いない反射型でも数100mW~数Wの電力が必要なためバッテリーでの使用可能時間が短く、本格的な普及のためには液晶表示装置の根本的な低消費電力化が必要である(もちろんその他の周辺回路の低消費電力化も重要である)。

【0009】そこで、本発明は、TFTを用いた液晶表示システム又はこれを用いたPDA等のコンピュータシステムの低消費電力化に寄与することができるアクティブマトリックスアレイと液晶表示装置、及びその駆動方法を提供することを目的とする。

【0010】

【課題を解決するための手段】上記目的を達成するために、本発明によるアクティブマトリックスアレイ及びそれを用いた液晶表示装置は、マトリックス状に配置された複数の画素のそれぞれに対応させて、画像データ信号を記憶するラッチ回路と、そのラッチ回路に記憶された画像データ信号に基づいて液晶を駆動する駆動信号を発生する駆動信号発生回路とが設けられていることを特徴とする。

【0011】そして、このような液晶表示装置の本発明による駆動方法は、各画素に設けられたラッチ回路に画像データ信号を記憶し、その記憶された画像データに基づいて、所定の周期で極性が反転する駆動信号を駆動信号発生回路によって複数回連続して発生することを特徴とする。

【0012】上記のような本発明のアクティブマトリックスアレイ、液晶表示装置、及びその駆動方法の特徴について、以下に従来例と比較しながら説明を加える。TFTを用いた液晶表示装置において消費電力を低減するには周辺駆動回路の消費電力を抑制することが大きな効果を生む。そこで単純に従来の駆動法において駆動回路を間欠的に動作させた場合を考えてみる。図9は、図8を用いて説明した従来の駆動方法において1/8の時間だけ周辺駆動回路を動作させた場合の駆動波形を示している。図9の場合、1画面のデータを書き込んだ後、7画面のデータを処理せずに無視している。また、図8の場合と同様に、期間aで明状態、期間bで暗状態、期間cで明状態をそれぞれ表示している。この場合も走査信号130に正のパルスが印加されたときに駆動信号131が画素電極に書き込まれる。画素電極電位132はその後徐々に減衰し、次の周辺駆動回路の動作まで、即ち走査線130に正のパルスが印加されるまで長期間画像信号が更新されないため、液晶にかかる電圧は大きく変動することになる。

【0013】このような状況では以下のような副作用が発生し、実際には表示が非常に劣悪なものになる。

(a) V_{sig} が変動し、しかも極性反転期間が長いため画面に著しいフリッカが観察される。

(b) V_{sig} の減衰分のためコントラストが低下する。

(c) 液晶の正確な交流駆動が損なわれ寿命が短くなる。

【0014】また、表示容量にも依存するが、画面を順次走査する形で駆動信号を画素に書き込む際、通常の画像信号を処理するには画像信号源の転送レートと同等以上の数MHz~100MHzでの高速度動作が周辺駆動回路に要求される。また書き込み時の負荷についても、実際には画素容量の10~100倍程度の大きなデータ信号線の配線容量を充電電することになる。さらに、従来の駆動では表示内容に変化が無い場合でも、フリッカ防止のため常時周辺駆動回路を動かす必要がある。

【0015】これに対し、本発明の構成では、画素ごと

(4)

特開平9-243995

にラッチ回路と駆動信号発生回路とが設けられ、周辺駆動回路の停止期間であっても各画素に記憶された画像データに基づいて、所定の周期で極性が反転する駆動信号を駆動信号発生回路によって複数回継続して発生する。つまり、画素内のラッチ回路に画像データ信号を蓄え、その後は周辺駆動回路を停止（または待機）状態とし、極性反転させた駆動信号の発生は各画素レベルで並列して行われることになる。この並列処理は数kHz～10kHz相当の処理速度（通常の動画表示は20～100msの周期で画面を書き換えるので、その1%程度で良い）で十分である。また書き換え負荷はほぼ画素容量に等しく、1画面分の駆動信号の極性反転による書き換え時の容量負荷は従来に比べて1/10～1/100程度に軽減される。

【0016】このような理由により周辺駆動回路の停止期間の消費電力は大幅に低減される。一般に消費電力は周波数と負荷となる容量に比例するため、周辺駆動回路停止時の消費電力は極めて小さくなる。またフリッカが認識されにくい間隔で正確な交流駆動が可能のため前述の(a)～(c)のような副作用は発生しない。

【0017】好ましくは、走査線とデータ信号線と前記ラッチ回路と前記駆動信号発生回路と画素電極との組を一つのサブ画素とし、各画素を複数のサブ画素で構成し、各サブ画素の画素電極の面積比をおおむね2倍ずつ変化させることにより、階調表示も可能になる。

【0018】また、具体的な構成として、各画素に設けられたラッチ回路及び駆動信号発生回路がガラス基板上に形成されたポリシリコン薄膜トランジスタ回路で形成されている構造が好ましい。さらに、周辺回路も同時にポリシリコン薄膜トランジスタ回路で形成することが好ましい。その他の好ましい具体構成については後に詳しく述べる。

【0019】

【発明の実施の形態】以下に、本発明の好ましい実施形態を実施例と図面に基いて説明する。

【実施例1】図1に、本発明の実施例による液晶表示装置の一つの画素の回路構成を示す。走査線（横配線）1とデータ信号線（縦配線）2とにラッチ（メモリ）回路3が接続されている。このラッチ回路3は走査線1に選択パルスが入力されたときデータ信号線2に印加されている画像データ信号を記憶する機能を有する。ラッチ回路3には駆動信号発生回路4が接続され、この駆動信号発生回路4は、ラッチ回路に記憶されたデータと、第1の制御信号線5aに印加された制御信号と、第2の制御信号線5bに印加された制御信号とに基づいて液晶駆動信号を発生し画素電極6に与える。配向処理されたTN液晶層8は対向電極7と画素電極6との間の電位差で駆動される。このような回路構成を有する液晶表示装置は、ガラス基板上に低温プロセス（基板加熱温度650℃以下）で形成したCMOSポリシリコン薄膜トランジ

スタにより、各回路要素を周辺駆動回路とともに作り込んだアクティブマトリックスアレイと、対向基板と、液晶等で構成した。

【0020】図1に示すように、ラッチ回路3はnチャンネル薄膜トランジスタ(A)とコンデンサC1とで構成され、コンデンサC1の一方の電極は共通配線9に接続されている。駆動信号発生回路4はnチャンネル薄膜トランジスタ(B)及びpチャンネル薄膜トランジスタ(C)とで構成され、薄膜トランジスタ(B)及び(C)のゲート電極はラッチ回路3の薄膜トランジスタ(A)のドレイン電極に接続されている。薄膜トランジスタ(B)及び(C)のドレイン電極は画素電極6に接続され、薄膜トランジスタ(B)のソース電極は第1の制御信号線5aに接続され、薄膜トランジスタ(C)のソース電極は第2の制御信号線5bに接続されてアクティブマトリックスアレイが構成されている。なお付加容量であるコンデンサC1は薄膜トランジスタ(B)及び(C)のゲート電極容量で代用してもよい。このような回路構成の画素を図6に示した従来例の構成と同様にマトリックス状に配列して液晶表示装置を構成した。

【0021】上記のように構成した液晶表示装置の（一つの画素に着目した）駆動波形を図2に示す。従来例の図8と同様に、例えば期間aで明状態、期間bで暗状態、期間cで明状態となるように駆動する場合の波形を模式的に示したものである。図2において、走査信号10に選択パルス（正パルス）が現れたときのデータ信号線の信号16がラッチ回路3に記憶される。11が記憶された信号であり、この実施例の場合、期間bの暗状態ではHレベルのデジタル信号が、期間aと期間cの明状態ではLレベルのデジタル信号が保持される。

【0022】駆動信号発生回路4は、このラッチ回路3に記憶された画像データ信号11に基づいて、液晶層に電圧をかけるための駆動信号を発生する。この駆動電圧は、NTSC方式に対応して1/60秒毎に設定した1印のタイミング毎に極性が反転するように出力する。本実施例では対向電極電位13も上記のタイミング毎に極性を反転させている。そして、第1の制御信号線5aに対向電極電位13と逆相の信号17を印加し、第2の制御信号線5bに対向電極電位と同相の信号18を印加している。

【0023】ラッチ回路3に記憶された画像データ11がHレベルのときは図1の回路でnチャンネル薄膜トランジスタ(B)がオン状態、pチャンネル薄膜トランジスタ(C)がオフ状態となり画素電極6には信号17が書き込まれる。なお、画像データ11のHレベルは、ラッチ回路3を構成するコンデンサC1の放電によって、図2に示すように徐々に低下するが、所定の期間以上上記のようにトランジスタ(B)をオン、トランジスタ(C)をオフに維持するために必要な電圧レベルより下がらないように、コンデンサC1の容量等が設定されて

(5)

特開平9-243995

いる。

【0024】逆に、ラッチ回路3に記憶された画像データ11がLレベルのときはnチャンネル薄膜トランジスタ(B)がオフ状態、pチャンネル薄膜トランジスタ(C)がオン状態となり画素電極6には信号18が書き込まれることになる。したがって、画素電極電位は図2に12で示すような波形となる。

【0025】また、従来のMIIzクラスの高速で動作する周辺駆動回路(図6の走査回路104及びデータ信号回路105等)に相当する回路は、図9の場合と同様に1枚の画面を書き込む期間だけ動作させている。図2では全体の1/8の期間である動作期間14だけ周辺駆動回路を動作させ、他の期間15は動作を停止している。

【0026】周辺駆動回路の停止期間(つまり待機期間)15において、1印のタイミングで極性反転を行う際、駆動信号の書き換えは画面内の各画素全体で一括して非列処理される。このようにして、液晶にかかる電圧 V_{sig} は周辺駆動回路の停止期間においても正確に交流駆動されることになる。図面には示していないが、この液晶表示装置を駆動するため周辺回路の停止機構及び制御信号系を加えて液晶表示システムを構成した。

【0027】以上のようにアクティブマトリックスアレイと液晶表示装置を構成し、その駆動方法において周辺駆動回路を7/8の期間停止することにより、消費電力を大幅に低減することができた。また周辺駆動回路停止に伴うフリッカの増大、コントラストの低下、寿命の短縮といった問題は発生しなかった。もちろん周辺駆動回路の停止期間を7/8に限る必要はなく、用途に応じて長くしたり短くしたりできる。また、ガラス基板上のポリシリコン薄膜トランジスタ回路を用いて停止期間に対応する回路を周辺駆動回路と同時に作製すれば、非常に効率の良いシステムとなる。

【0028】【実施例2】次に、本発明の別の実施例における一つの画素の回路図を図3に示す。走査線とデータ信号線とラッチ回路と駆動信号発生回路と画素電極の組を一つのサブ画素とし、一つ画素に対し2組のサブ画素を設置し、各サブ画素の画素電極の面積比を2倍変化させている。すなわちサブ画素(1)とサブ画素(2)には実施例1と同様の構成のものが設置されているが、サブ画素(1)のサブ画素電極22とサブ画素(2)のサブ画素電極23との面積比が1:2に設定されている。図4にその様子を示している。この構成の場合、サブ画素(1)のデータ信号配線20とサブ画素(2)のデータ信号配線21とに印加するデータをHレベルとLレベルで組み合わせ、前述の実施例1と同様の駆動を行うと、4段階の表示強度が表現できるようになる。

【0029】図5は図3に示した回路構成で作製した反射型液晶表示装置の部分断面図を示したものである。30はガラス基板、31はTFTのアンダーコート膜、3

2はnチャンネル薄膜トランジスタ(B)、33はpチャンネル薄膜トランジスタ(C)である。34は配線群、35は層間絶縁膜、36は表面に細かい凹凸処理を施した反射電極、37は対向電極、39は液晶層であり配向膜38を使って配向処理されて2枚のガラス基板の間に封じこまれる。

【0030】本実施例のアクティブマトリックスアレイとそれを用いた液晶表示装置によれば、階調表示も可能な状態で消費電力を低減できる。本実施例では一つの画素に2つのサブ画素を形成したが、サブ画素の数をもっと増やしてもよい。たとえば一つの画素を6分割し、各サブ画素電極の面積をほぼ2倍ずつ変化させる(すなわち面積比1:2:4:8:16:32とする)ことにより、64階調の表示が可能となる。

【0031】

【発明の効果】以上説明したように、本発明によれば、TFTを用いた液晶表示装置において、極めて効果的に消費電力を低減できる。また階調表示も可能である。これにより、1回の充電で長時間動作が可能な携帯端末など、高性能な製品の実現に寄与することができる。

【図面の簡単な説明】

【図1】本発明の実施例に係る液晶表示装置の一つの画素の回路図

【図2】図1の液晶表示装置の一つの画素に着目した駆動波形の模式図

【図3】本発明の別の実施例に係る液晶表示装置の一つの画素の回路図

【図4】図3の液晶表示装置の一つの画素を構成する複数のサブ画素の面積比を示す図

【図5】図3の画素を用いて構成した反射型液晶表示装置の部分断面図

【図6】TFTを用いた従来の液晶表示装置の要部の回路図

【図7】従来の液晶表示装置の一つの画素の回路図

【図8】従来の液晶表示装置の一つの画素に着目した駆動波形の模式図

【図9】従来の液晶表示装置において周辺駆動回路を間欠的に動作させた場合の駆動波形の模式図

【符号の説明】

- 1 走査線
- 2 データ信号線
- 3 ラッチ回路
- 4 駆動回路発生回路
- 5a 第1の制御信号線
- 5b 第2の制御信号線
- 6 画素電極
- 7 対向電極
- 8 液晶層
- 9 共通電極
- 10 走査信号

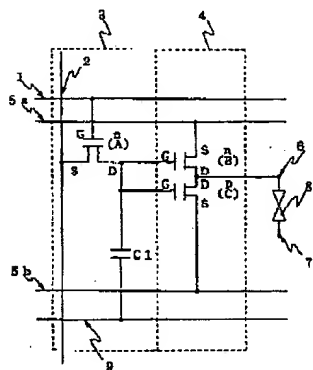
(6)

特開平9-243995

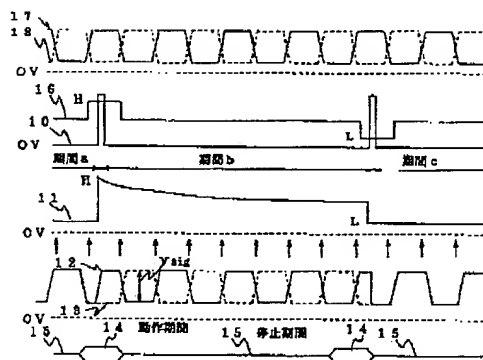
- 11 ラッチ回路に記憶された画像データ信号
 12 画像電極電位
 13 対向電極電位
 14 周辺駆動回路の動作期間
 15 周辺駆動回路の停止期間
 16 データ信号線の信号
 17 第1の制御信号線に印加する信号
 18 第2の制御信号線に印加する信号
 20, 21 データ信号線
 22, 23 サブ画素電極

- 30 ガラス基板
 31 アンダーコート膜
 32 nチャンネル薄膜トランジスタ(B)
 33 pチャンネル薄膜トランジスタ(C)
 34 配線群
 35 層間絶縁膜
 36 反射電極
 37 対向電極
 38 配向膜
 39 液晶層

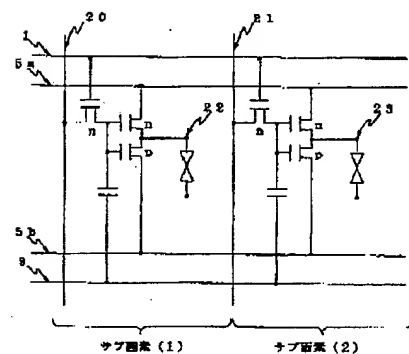
【図1】



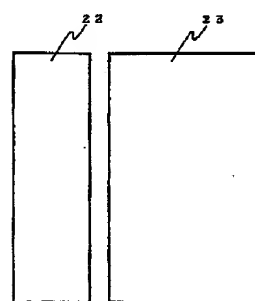
【図2】



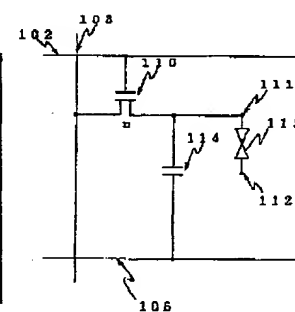
【図3】



【図4】



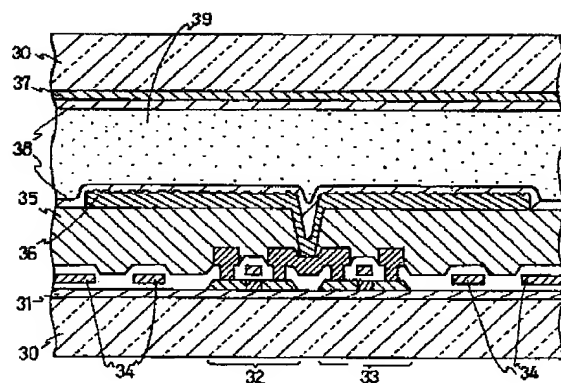
【図7】



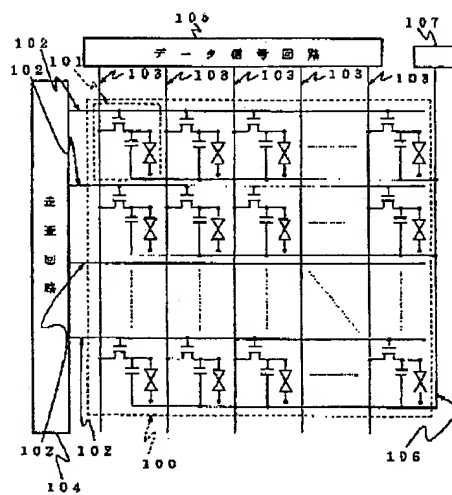
(7)

特開平9-243995

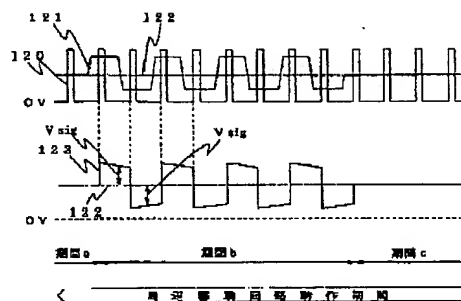
【図5】



【図6】



【図8】



【図9】

